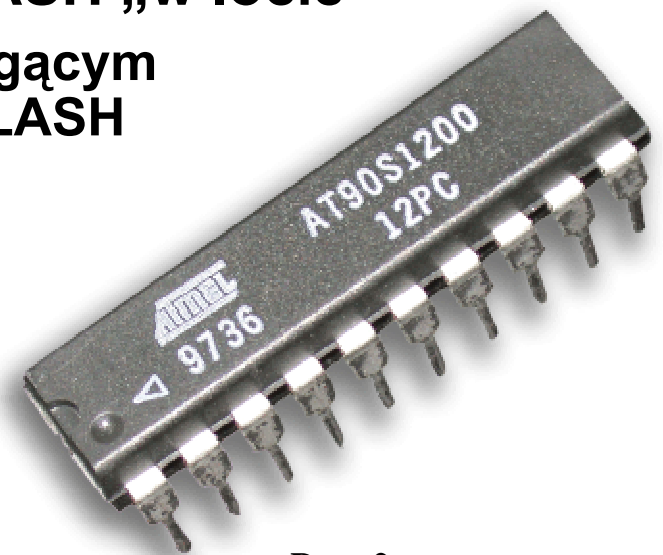




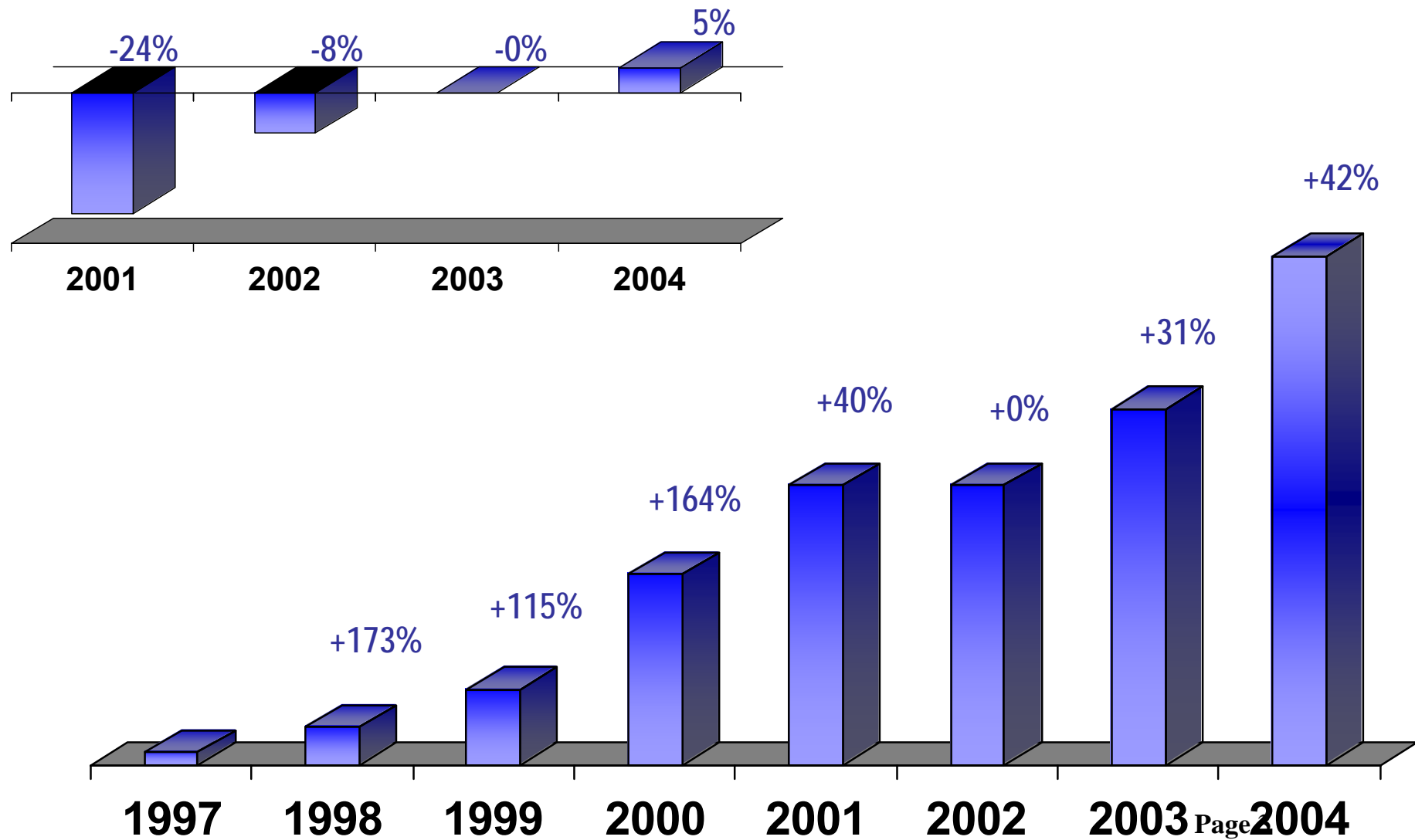
# AVR 8-bitowe mikrokontrolery z pamięcią FLASH



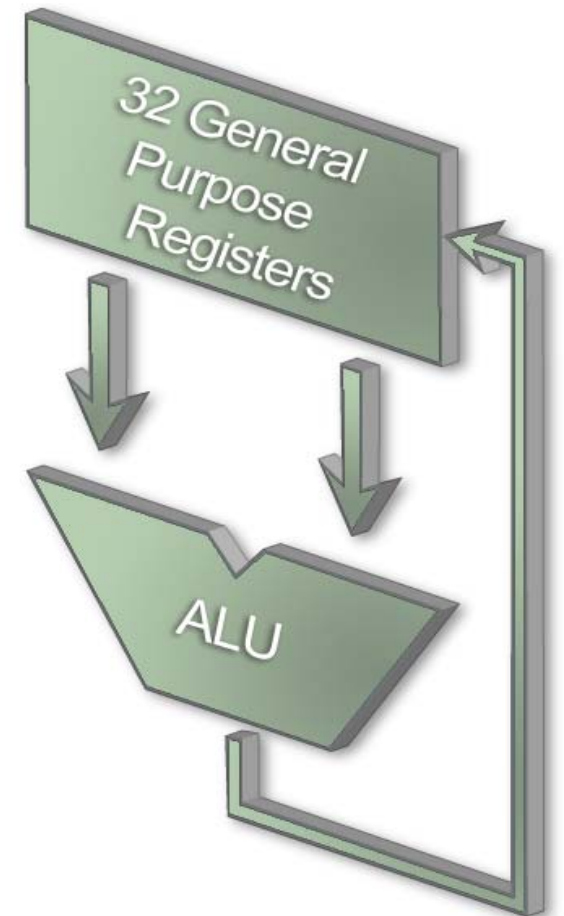
- **Programowalna w systemie pamięć FLASH i EEPROM**
  - Jest to pierwszy na świecie mikrokontroler w pełni programowalny w systemie (FLASH i EEPROM)
- **Architektura zaprojektowana dla języków wysokiego poziomu**
  - AVR jest jedynym mikrokontrolerem dedykowanym dla programów pisanych w językach wysokiego poziomu ( HLL ang. *High Level Language*), a w szczególności dla języka C
- **AVR Studio**
  - Darmowe oprogramowanie dostępne w Internecie
- **Możliwość zmiany zawartości pamięci FLASH „w locie”**
  - AVR jest pierwszym mikrokontrolerem mogącym przeprogramować swoją własną pamięć FLASH podczas gdy jest wykonywany program
- **Interfejs JTAG**
  - Jedyne 8-bitowce z interfejsem JTAG



## Wzrost rynku mikrokontrolerów



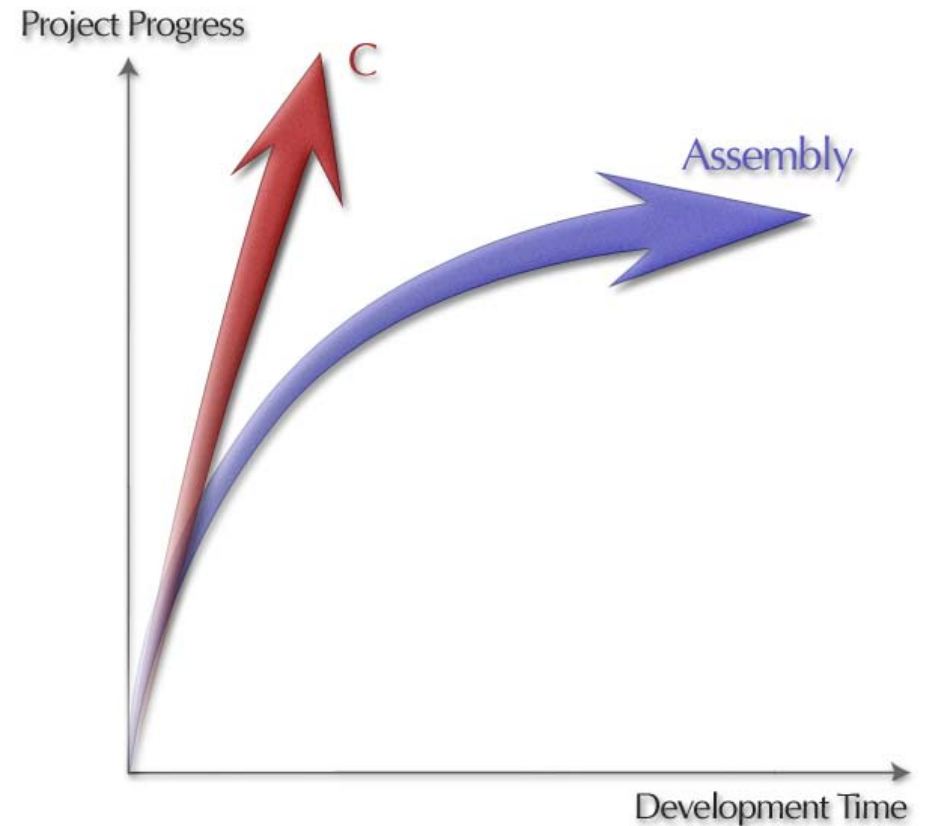
- **Architektura RISC\* z listą rozkazów CISC\*\***
  - Prosty zestaw instrukcji zarówno dla C jak i asemblera
- **Wykonywanie rozkazów w jednym takcie zegarowym**
  - Na jeden takt przypada jedna instrukcja (przy oscylatorze kwarcowym 20MHz otrzymujemy 20MIPS, czyli 20 milionów operacji na sekundę)
  - picoPower niski pobór mocy
- **32 rejestry**
  - Wszystkie rejestry bezpośrednio połączone z ALU (jednostka arytmetyczno – logiczna)
- **Architektura Harvard**
  - Szybki dostęp do pamięci



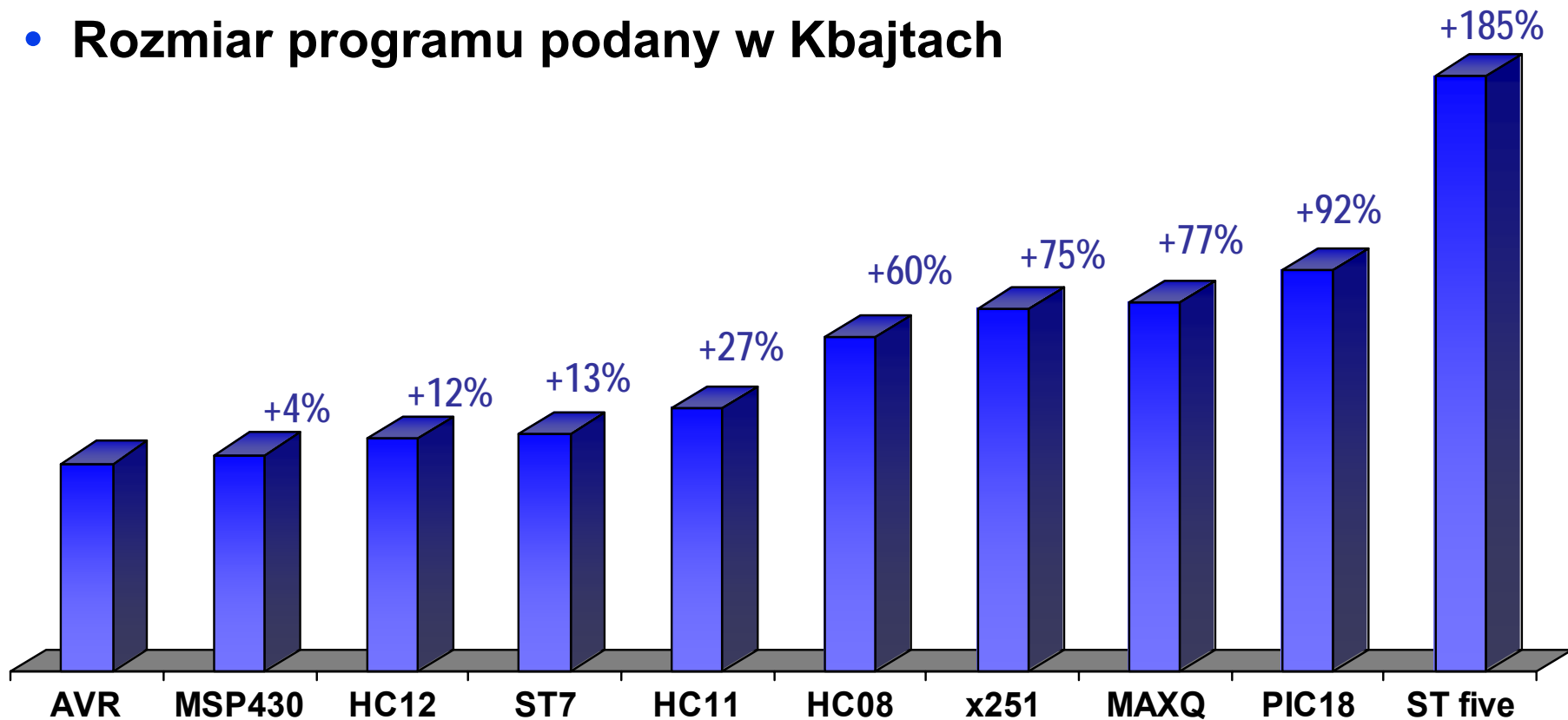
\* RISC ang. *Reduced Instruction Set Computers*

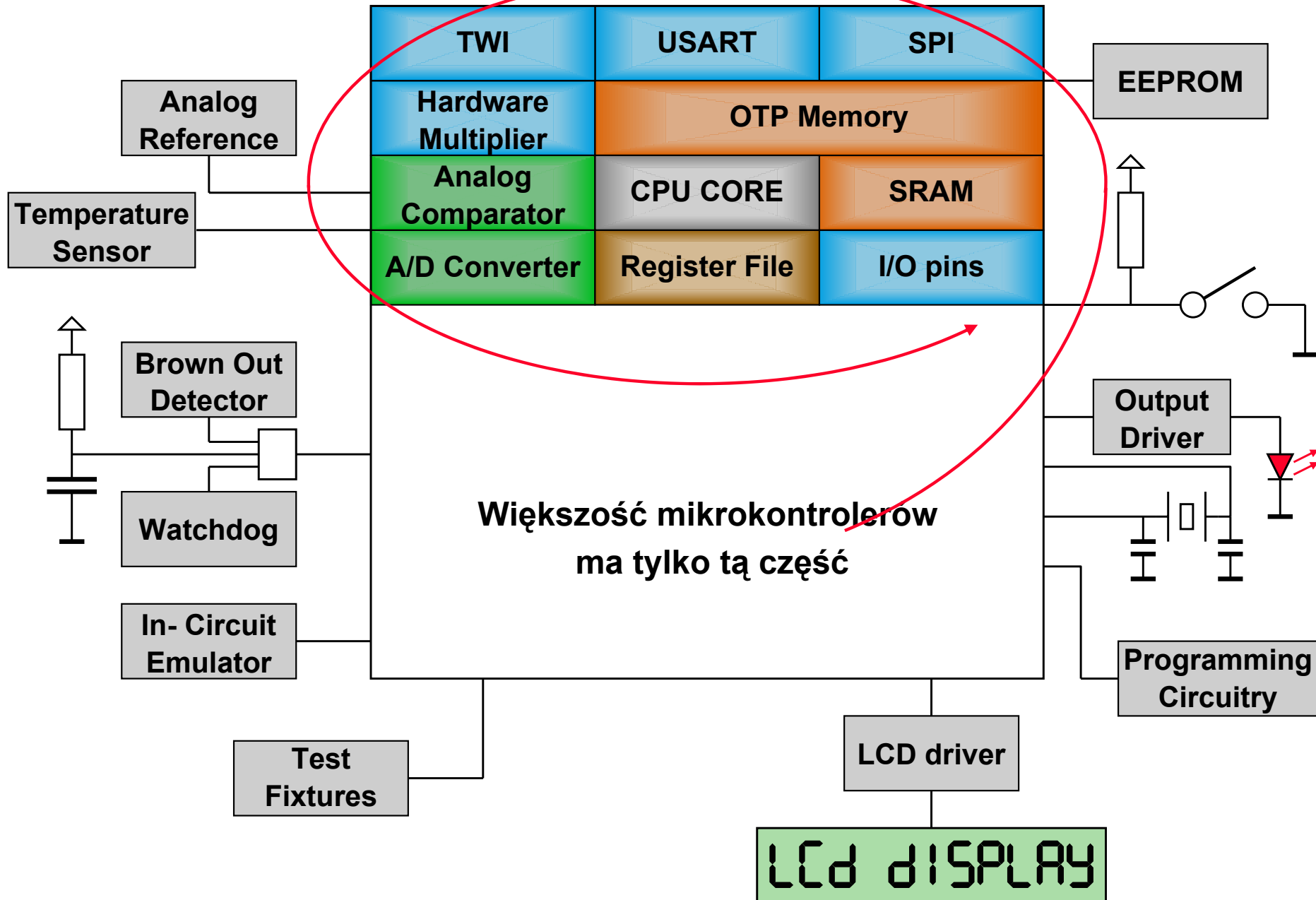
\*\* CISC ang. *Complex Instruction Set Computers*

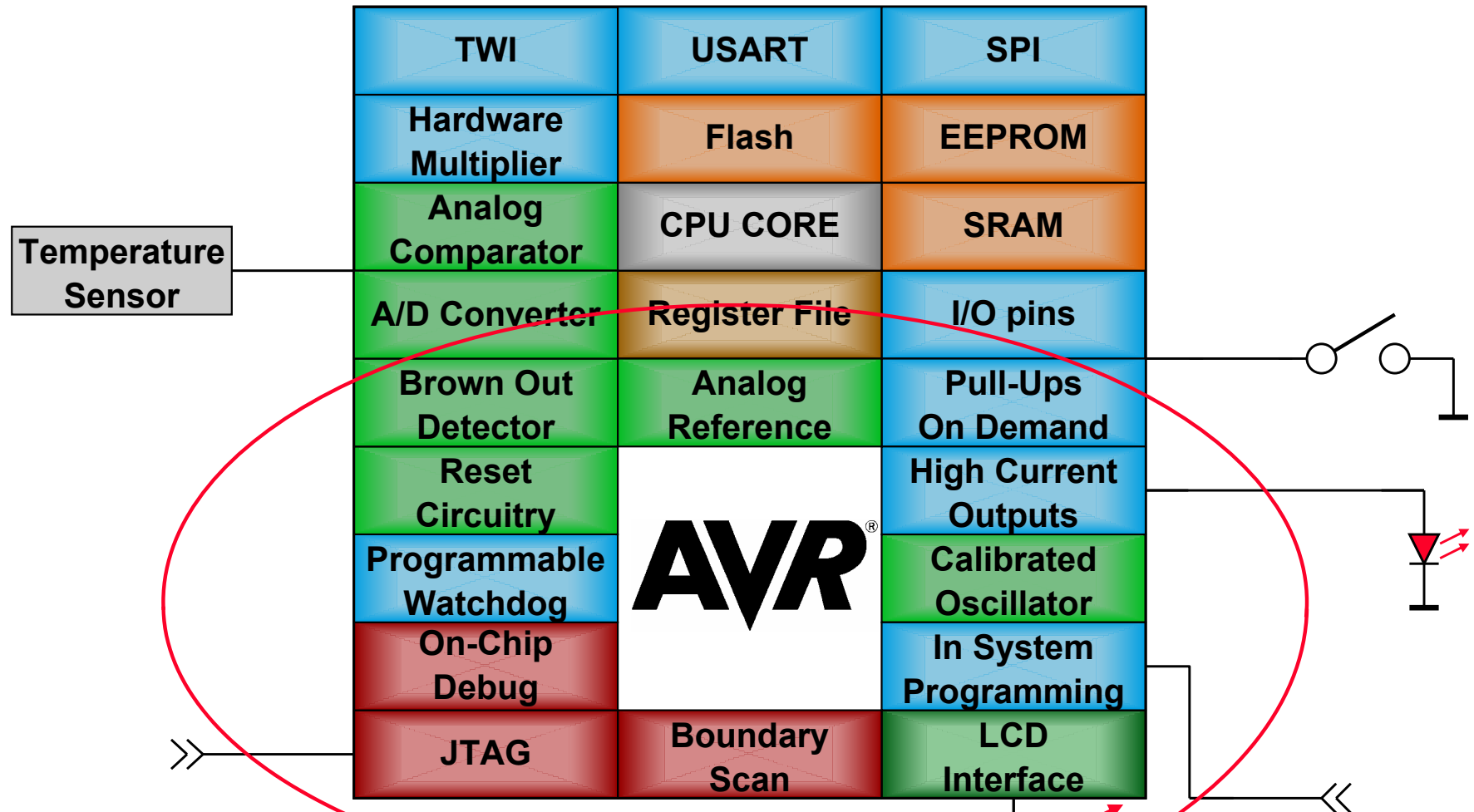
- Do 50% mniejsza ilość kodu
  - Porównując z innymi architekturami, ten sam program zajmuje do 50% mniej pamięci
- Pełna kontrola wielkości kodu
- Prosty do przeniesienia program w postaci gotowych procedur
  - Skrócenie czasu projektowania
- Łatwość pisania kodu



- Skompilowano 13 aplikacji od klientów
- Uśrednione i skumulowane indeksy wszystkich aplikacji
- Wielkość kodu wszystkie aplikacje przeliczono tak samo
- Rozmiar programu podany w Kbajtach



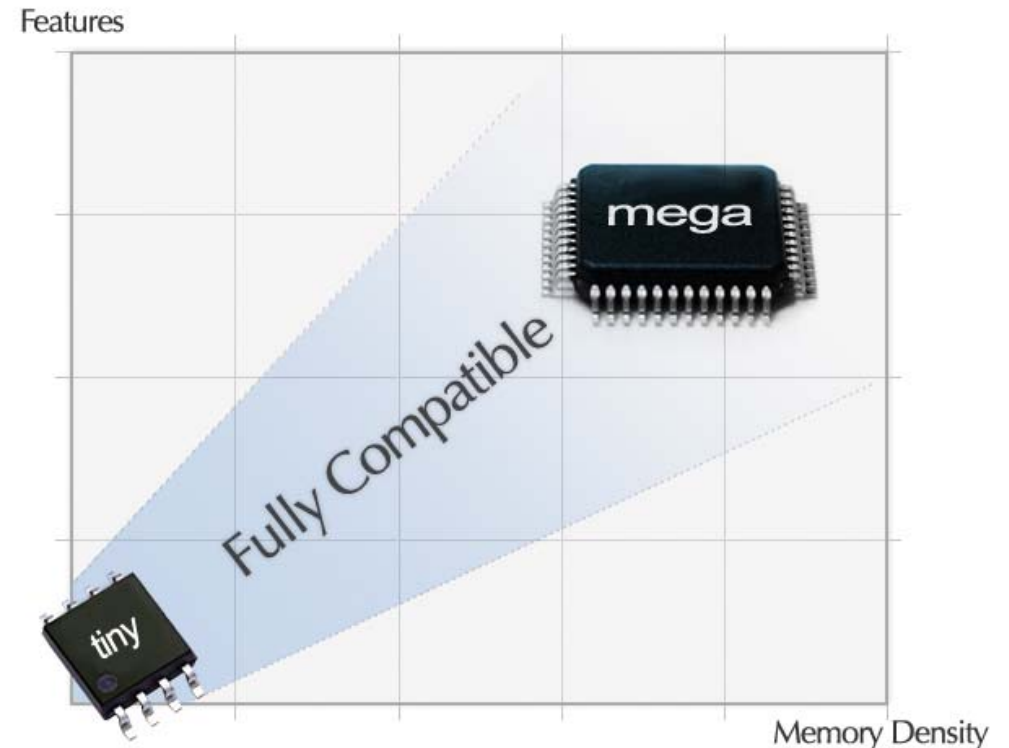




**AVR ma wszystko w jednej strukturze**

LCD DISPLAY

- Rodzina AVR zawiera układy posiadające pamięć programu od 1K do 256K
  - Wszystkie mikrokontrolery bazowane są na tej samej architekturze AVR
- Ten sam zestaw narzędzi dla wszystkich AVR
  - Zredukowanie kosztu narzędzi
  - Jedno środowisko programowe dla wszystkich mikrokontrolerów (przejrzysty graficzny interfejs)



Ten sam kod może być przeniesiony na dowolnego AVR



# Zestawienie mikrokontrolerów Mega AVR 06/07

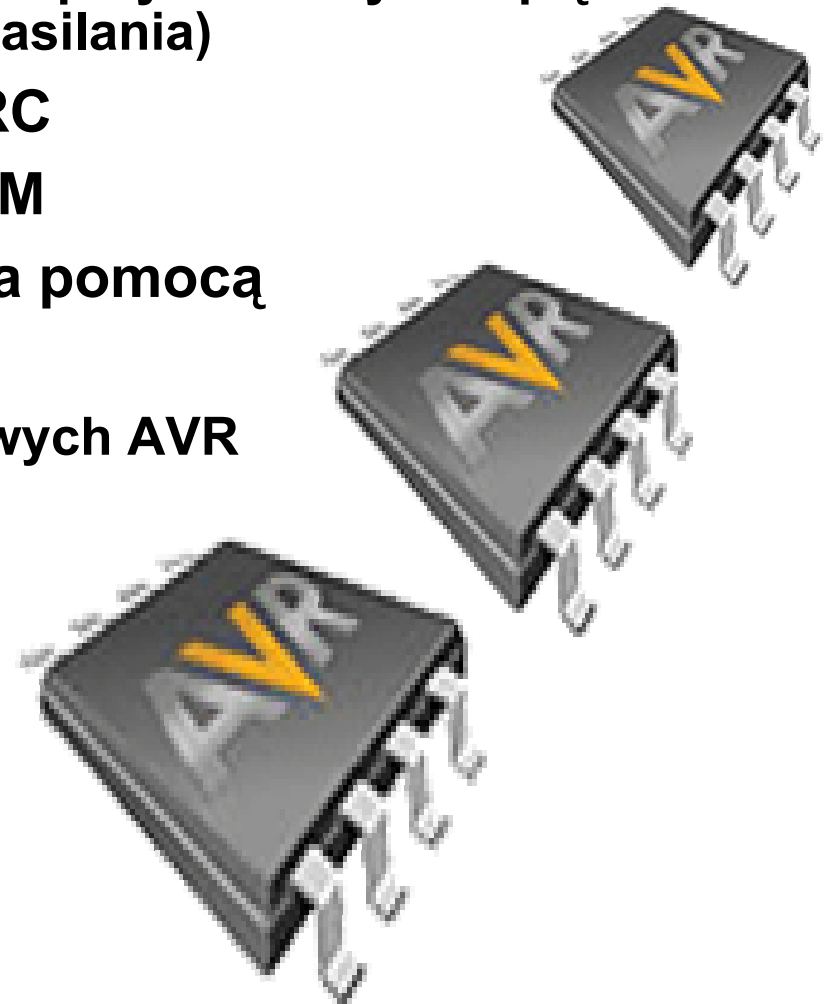
256K			ATmega2561		ATmega2560	
128K		ATmega1284P	ATmega1281		ATmega1280	
			ATmega128			
			ATmega649		ATmega6490	
64K		ATmega644P	ATmega645		ATmega6450	
		ATmega644	ATmega64		ATmega640	
		ATmega324P	ATmega329	ATmega329P	ATmega3290	ATmega3290P
32K	ATmega328P	ATmega32	ATmega325	ATmega325P	ATmega3250	ATmega3250P
	ATmega168P	ATmega164P	ATmega169P			
16K	ATmega168	ATmega16	ATmega165P			
		ATmega162	ATmega169			
			ATmega165			
8K	ATmega88P	ATmega8535				
	ATmega88	ATmega8515				
	ATmega8					
4K	ATmega48P					
	ATmega48					
	32	44	64		100	

## Flash

Flash	8 Pins	14 Pins	20 Pins	32 Pins	Pins
8K	Tiny85	Tiny84	Tiny861		
4K	Tiny45	Tiny44	Tiny461		
2K	Tiny25	Tiny24	Tiny261	Tiny28	
	Tiny15		Tiny26		
1K	Tiny13		Tiny2313		
	Tiny11				



- **Samoprogramowalna pamięć FLASH**
  - **Możliwość programowania w systemie przy dowolnym napięciu (w zakresie dopuszczalnych napięć zasilania)**
- **Wewnętrzny kalibrowany oscylator RC**
- **Wewnętrzna pamięć SRAM i EEPROM**
- **Możliwość emulacji i debugowania za pomocą interfejsu JTAG OCD i debugWIRE**
  - **Funkcja dostępna we wszystkich nowych AVR**
- **Nowe AVR pogrupowane w rodziny**
  - **Jedyna różnica w rozmiarze pamięci**
  - **Kompatybilne obudowy**



- 4-kanałowy 10-bitowy przetwornik A/C
- Źródło przerwania z wszystkich portów
- Interfejs debugWIRE
- Niski pobór mocy
  - 100 nA w trybie „power down”
  - Napięcie zasilania od 1.8 do 5.5V
- ATtiny25/45/85
  - Kanały różnicowe ze wzmacniaczem 1x 20x
  - Wysokiej częstotliwości (250 KHz) 8-bit PWM
- ATtiny13
  - Kompatybilny z ATtiny25/45/85

Device	Pins	FLASH	RAM	E <sup>2</sup>	Prod.
ATtiny13	8	1K	64	64	Już
ATtiny25	8	2K	128	128	Już
ATtiny45	8	4K	256	256	Już
ATtiny85	8	8K	512	512	Już

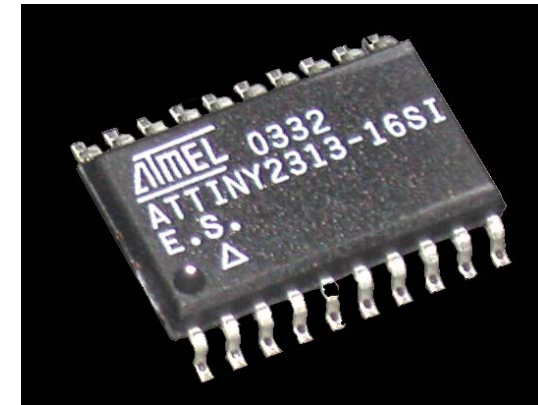
- **8-kanałowy 10-bitowy przetwornik ADC**
  - 7 kanałów różnicowych ze wzmacniaczem 1x 20x
- **Interfejs debugWIRE**
- **Niski pobór mocy**
  - 100 nA w trybie „power down”
  - Napięcie zasilania od 1.8 do 5.5V
- **Źródło przerwania z wszystkich portów**

Device	Pins	FLASH	RAM	E <sup>2</sup>	Prod.
ATtiny24	14	2K	128	128	Już
ATtiny44	14	4K	256	256	Już
ATtiny84	14	8K	512	512	Już

- **PWM wysokiej częstotliwości**
  - 8-bit @ 250 KHz
- **Interfejs debugWIRE**
  - Tylko ATtiny46/86
- **11-kanałowy 10-bitowy przetwornik ADC**
  - Różnicowe kanały ze wzmacnieniem 1x, 8x, 20x i 32x
    - ( Tylko 1x i 20x dla ATtiny26)
- **Uniwersalny interfejs szeregowy (USI)**
  - Sprzętowe wsparcie dla SPI/TWI
- **Źródło przerwania z wszystkich portów**

Device	Pins	FLASH	RAM	E <sup>2</sup>	1.8V	Prod.
ATtiny261	20	2K	128	128	-	Już
ATtiny461	20	4K	256	256	Yes	Już
ATtiny861	20	8K	512	512	Yes	Już

- Sprzętowy interfejs USART
- Uniwersalny interfejs szeregowy (USI)
  - Sprzętowe wsparcie dla SPI/TWI
- Interfejs debugWIRE
- Źródło przerwania z wszystkich portów
- Niski pobór mocy
  - 100 nA w trybie „power down”
  - Napięcie zasilania od 1.8 do 5.5V



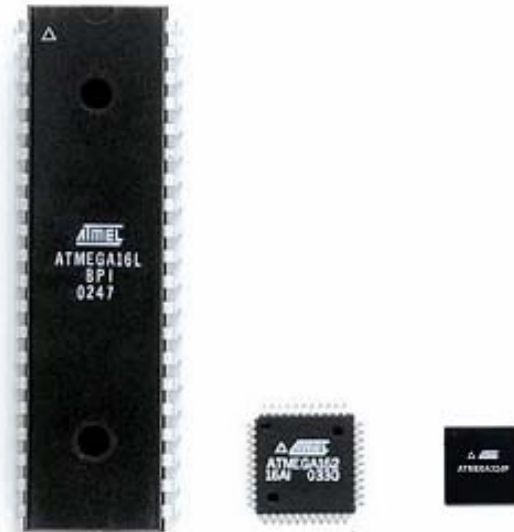
Device	Pins	FLASH	RAM	E <sup>2</sup>	Prod.
ATtiny2313	20	2K	128	128	Już

- 8-kanałowy 10-bitowy przetwornik ADC
- USART / TWI / SPI
- Źródło przerwania z wszystkich portów
- Interfejs debugWIRE
- Niski pobór mocy
  - 100 nA w trybie „power down”
  - Napięcie zasilania od 1.8 do 5.5V
- Wysoka wydajność
  - 4MHz @ 1.8V
  - 20MHz @ 4.5V



Device	Flash	RAM	E2	Pins	1.8 V
ATmega48P	4K	512	256	32	Tak
ATmega88P	8K	1K	512	32	Tak
ATmega168P	16K	1K	512	32	Tak
ATmega328P	32K	2K	1K	32	Tak

- Technologia picoPower
- Do 20MIPS@20MHz
- Pinowo i funkcjonalnie kompatybilne
- 2xUSART, SPI, TWI
- Timery 1x16bit + 2x8bit  
(Mega1284 - 1x16bit + 2x8bit)
- Mega1284 - 16kB RAM
- Dopuszczenie dla przemysłu motoryzacyjnego
- Rodzaje obudów
  - PDIP 40
  - TQFP 44                   -> 10x10mm
  - QFN (MLF) 44           -> 7x7mm



Device	Flash	RAM	E2	Pins	1.8 Volt
ATmega164P	16K	512	1K	44	Tak
ATmega324P	32K	1K	2K	44	Tak
ATmega644P	64K	2K	4K	44	Tak
ATmega1284P	128K	16K	8K	44	Tak

- Technologia picoPower
- ATmega329P/3290P bez kontrolera LCD
- Aplikacje wymagające dużej ilości wyprowadzeń
- Dostępne noty aplikacyjne n/t migracji Mega325/3250
- Rodzaje obudów
  - TQFP 64                   -> 14x14mm
  - QFN (MLF) 64           -> 9x9mm
  - TQFP 100                   -> 14x14mm



Device	Flash	RAM	E2	Pins	1.8 Volt
ATmega325P	32K	2K	1K	64	Tak
ATmega3250P	32K	2K	1K	100	Tak

- Interfejs zewnętrznej pamięci RAM
- 10bit ADC 8 kanałów
  - opcjonalnie wzmocnienie 10x, 200x
- 4 - 6 timerów
  - 7 - 8 kanałów PWM
- 2xUSART, SPI, TWI
- Funkcjonalnie kompatybilne z układami 100pin
- Rodzaje obudów
  - TQFP 64                   -> 14x14mm
  - QFN (MLF) 64           -> 9x9mm



Device	Flash	RAM	E2	Pins	1.8 V
ATmega64	64K	4K	4K	64	Nie
ATmega128	128K	4K	4K	64	Nie
ATmega1281	128K	8K	4K	64	Tak
ATmega2561	256K	8K	4K	64	Tak

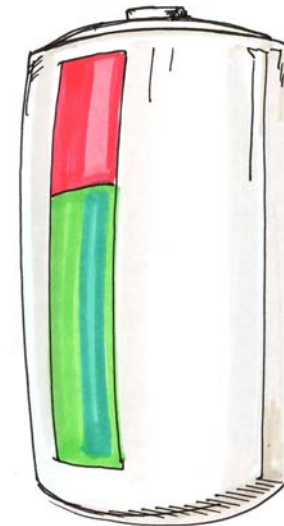
- Interfejs zewnętrznej pamięci RAM
- 10bit ADC 16 kanałów
  - opcjonalnie wzmocnienie 10x, 200x
- 6 timerów
  - 15 kanałów PWM
- 4xUSART, SPI, TWI
- Funkcjonalnie kompatybilne z układami 64pin
- Rodzaje obudów
  - TQFP 100                   -> 14x14mm
  - CBGA 100                   -> 9x9mm



Device	Flash	RAM	E2	Pins	1.8 V
ATmega640	64K	8K	4K	64	Tak
ATmega1280	128K	8K	4K	64	Tak
ATmega2560	256K	8K	4K	64	Tak

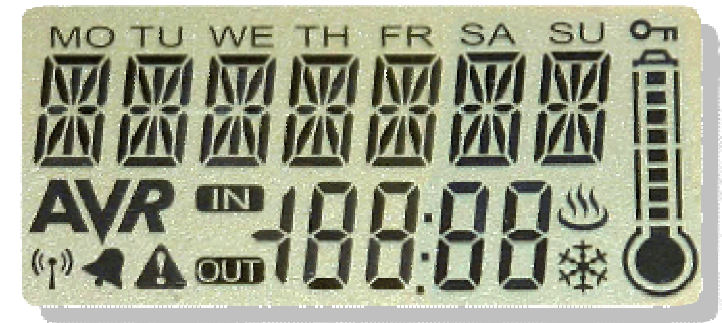
- **Monitoring i nadzór ogniwa**
  - Gotowe rozwiązanie w jednym układzie
- **Przetwornik A/D Sigma/Delta**
- **Wewnętrzny stabilizator napięcia**
- **Zintegrowane obwody ochronne**
  - Ochrona przed zbyt dużym prądem
  - Ochrona przed zwarcieniem
  - Monitoring napięcia
- **Funkcja „cell balancing”**
- **Sprzętowy interfejs SMBUS**
  
- **Dedykowany dla pakietów baterii  
( 2-4 cele akumulatorów Li-ion)**

2h 16min left



Device	Pins	FLASH	RAM	E <sup>2</sup>	Prod.
ATmega406	48	40K	2K	512	Już

- LCD do 160 segmentów
  - Wewnętrzny programowalny układ regulacji kontrastu
- Dostępne w dwóch wersjach obudowy
  - 64 lub 100 pin
- JTAG OCD Boundary scan
- Źródło przerwania z 17 portów
- Niski pobór mocy
  - 100 nA w trybie „power down”
  - Napięcie zasilania 1.8 do 5.5V



Device	Pins	FLASH	RAM	E <sup>2</sup>	LCD	Prod.
ATmega169P	64	16K	1K	512	4*25	Już
ATmega329P	64	32K	2K	1K	4*25	Już
ATmega3290P	100	32K	2K	1K	4*40	Już
ATmega649P	64	64K	4K	2K	4*25	Już
ATmega6490P	100	64K	4K	2K	4*40	Już

- AVR z rozbudowanymi funkcjami dla aplikacji sterowania silnikami i systemów oświetleniowych
  - Podobne zasoby ATmega48/88
- Dedykowany kontroler mocy (PSC\*)
  - Przetwornik A/C synchronizowany z PSC (brak zakłóceń podczas pomiaru)
  - Układ PWM wysokiej częstotliwości (wewnętrzny PLL do 64MHz)
  - Zabezpieczenie nad prądowe (awaryjne wyłączenie elementów mocy w kilka 10ns)
  - 10-bitowy przetwornik C/A z driverem wyjściowym (impedancja < 1KOhm)
- Zintegrowana korekcja współczynnika mocy
- Interfejs DALI\*\*
- Komparatory analogowe

Device	Pins	FLASH	RAM	E <sup>2</sup>	PWM	Prod.
AT90PWM1	24	4K	256	-	6	06
AT90PWM2	24	8K	512	512	7	06
AT90PWM3	32	8K	512	512	10	06

\* PSC Power Stage Controller

\*\* DALI Digital Addressable Lighting Interface

Applications	AT90PWM1	AT90PWM2	AT90PWM3
Dimmable fluorescent tube, with DALI		X	
Dimmable fluorescent tube, no DALI	X		
DALI control box		X	
HID lamp			X
HID lamp low end	X		
BLDC motor with Hall sensor	X		
BLDC motor, sensorless	X		X
3 phases AC motor			X

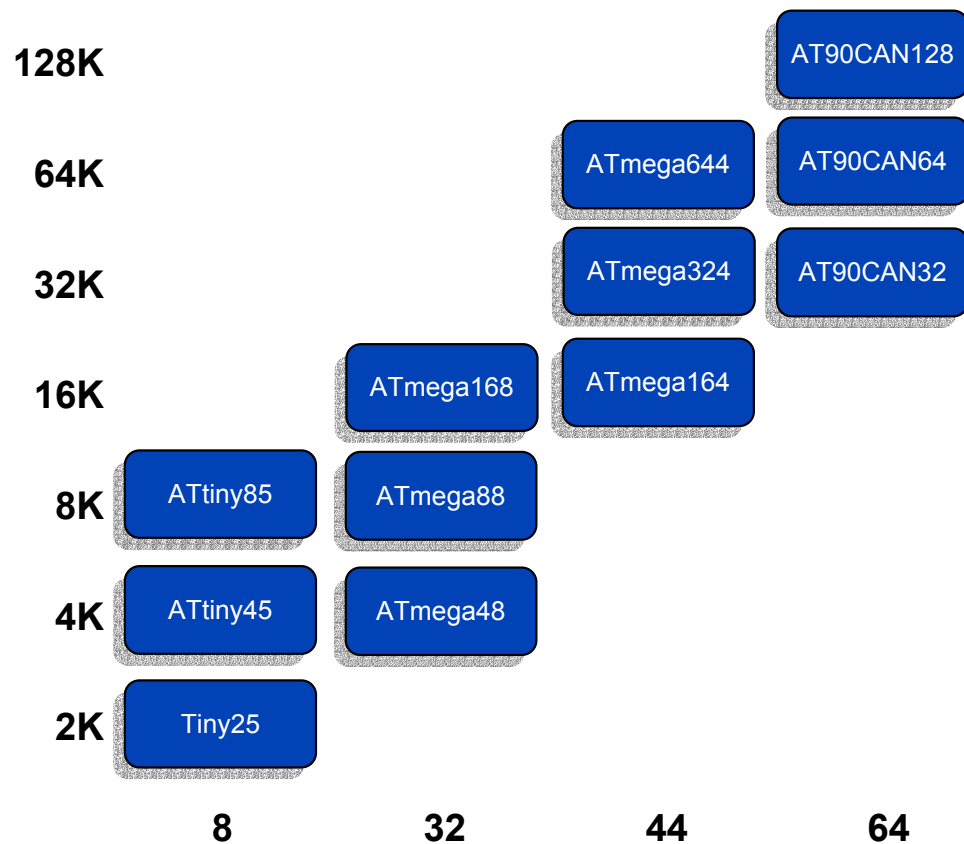
- **CAN jest standardem dla szeregowej komunikacji (ISO 11898)**
  - Protokół był opracowany w 1980 roku przez Roberta Boscha dla aplikacji motoryzacyjnych
- **Co to jest CAN?**
  - **Asynchroniczna magistrala szeregową**
  - **Brak konkretnych adresów w sieci**
    - Identyfikator wiadomości specyfikuje zawartość i priorytet
    - Najniższy identyfikator wiadomości ma najwyższy priorytet
  - **System arbitrażu z detekcją kolizji**
  - **Magistrala typu „Multi-master”**
  - **Rozbudowany system arbitrażu detekcji błędów**
- **Aktualnie CAN jest coraz szerzej stosowany**
  - **W przemyśle , automatyce, motoryzacji ... itp.**

- Obsługa standardu CAN 2.0A 2.0B
- Mail Box Message Management
  - do 15 wiadomości w tym samym czasie
- 8-kanałowy 10-bitowy przetwornik A/C
  - 7 kanałów różnicowych ze wzmacnieniem 1X/10X/200X
- Samoprogramowalna pamięć FLASH
- JTAG OCD Boundary Scan
- USART/SPI/TWI
  - podwójny USART
- Dostępne w obudowach TQFP 64, MLF 64 oraz CA-BGA 64

Device	Pins	FLASH	RAM	E <sup>2</sup>	Prod.
AT90CAN32	64	32K	2K	1K	06
AT90CAN64	64	64K	4K	2K	06
AT90CAN128	64	128K	4K	4K	Teraz

- **Specyfikacja protokołu CAN protocol definiuje warstwę fizyczną oraz warstwę przesyłu danych**
- **Definicja określa:**
  - **Sekwencję startową**
  - **Definicję identyfikatora wiadomości dla różnych odbiorców**
  - **Kontrolę przepływu danych**
  - **Przesył wiadomości > 8bytes**
  - **Definicje zawartości ramek**
  - **Raportowanie statusu w systemie**
- **AT90CAN128 wspierany przez CANopen i DeviceNet**
  - **PORT CANopen [www.port.de](http://www.port.de)**
  - **IXXAT CANopen and DeviceNet : [www.ixxat.de](http://www.ixxat.de)**

- **Kwalifikacja AVR jako elementu „automotive” wymaga:**
  - **Zakresu temperaturowego rozszerzonego do 125°C**
  - **Rozszerzonej dokumentacji i większej ilości testów**



Device	Qual.
ATtiny25/45/85	H205
ATmega48/88/168	H105
ATmega164/324/644	H205
CAN32/64/128	H206

## 90USB1287

128K Flash -8K RAM  
 UART-SPI-TWI-PWM-ADC  
 8/16MHz 64 pins

## 90USB1286

## 90USB647

64K Flash -4K RAM  
 UART-SPI-TWI-PWM-ADC  
 8/16MHz 64 pins

## 90USB646

## 90USB326

32K Flash -2K RAM  
 UART-SPI-TWI-**HPWM**-ADC  
 8/16MHz 44/64 pins

## 90USB162

16K Flash -512 RAM  
 UART-SPI-PS2-PWM  
 8/16MHz-32 pins

## 90USB166

16K Flash -1K RAM  
 UART-SPI-TWI-**HPWM**-ADC  
 8/16MHz 44/64 pins

## 90USB82

8K Flash -512 RAM  
 UART-SPI-PS2-PWM  
 8/16MHz-32 pins

- dostępne
- · próbki
- - - projektowane

USB

OTG

HS

2006

2007

2008

- On The Go - Dual-role device
- Rozszerzenie standardu USB 2.0
- Komunikacja poin to point
- Może pełnić rolę urządzenia lub hosta USB
  - listę urządzeń obsługiwanych przez host OTG określa specyfikacja USB



- Atmel wprowadza elementy „fully green” o przemysłowym zakresie temperatur
  - Wszystkie nowe układy w wersji „fully green”
  - Większość obecnych dostępnych jako „fully green”
- „Fully Green” oznacza obudowę bez ołowiu i bez halogenków
- Elementy „Fully Green” o przemysłowym zakresie temperatur oznaczane są końcówką U

TYP OBUDOWY

M = MLF/QFN  
A = TQFP  
P = PDIP  
S = SOIC

**ATmega48-20MU**

SYMBOL

ZAKRES TEMPERATUR

I = Industrial  
C = Commercial  
U = Fully Green Industrial

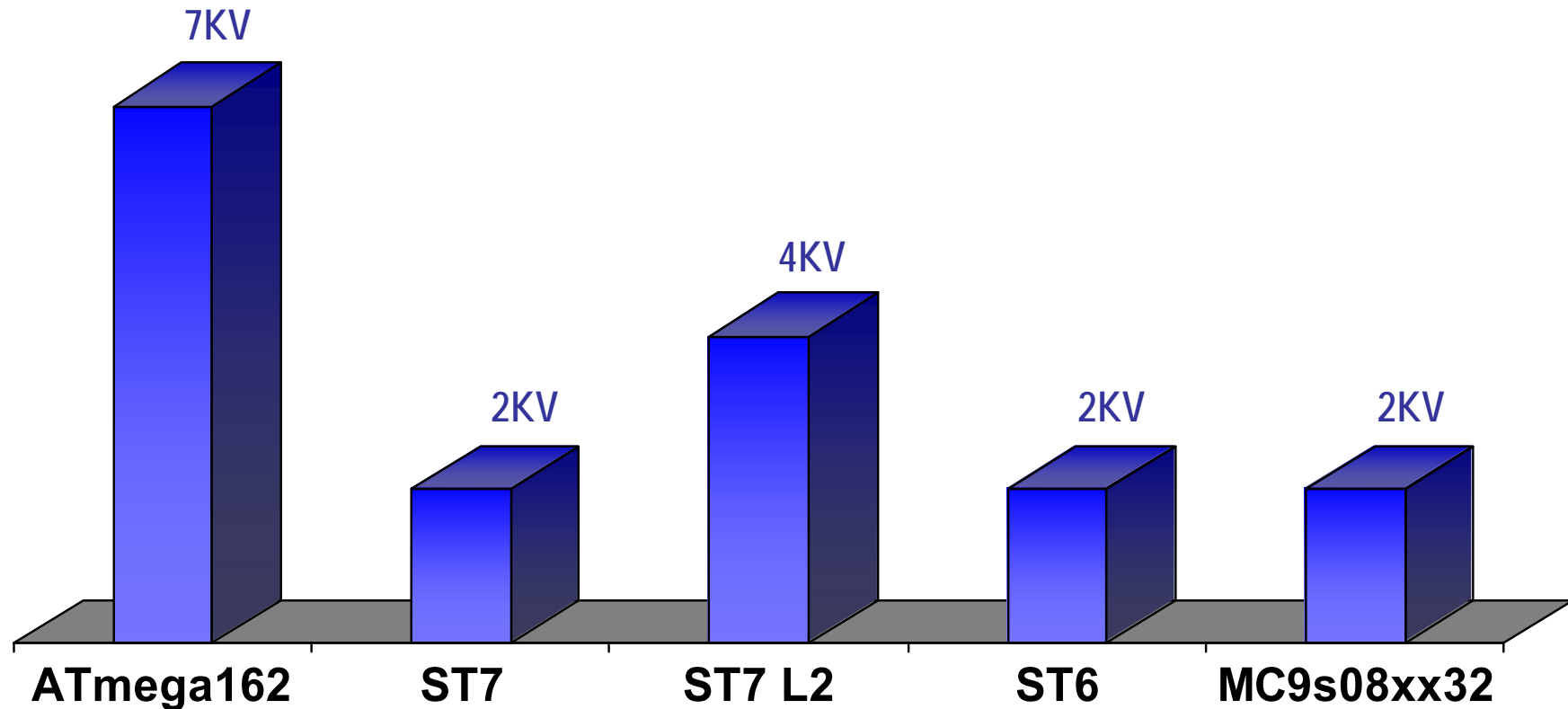
MAKSYMALNA CZĘSTOTLIWOŚĆ  
[MHz]



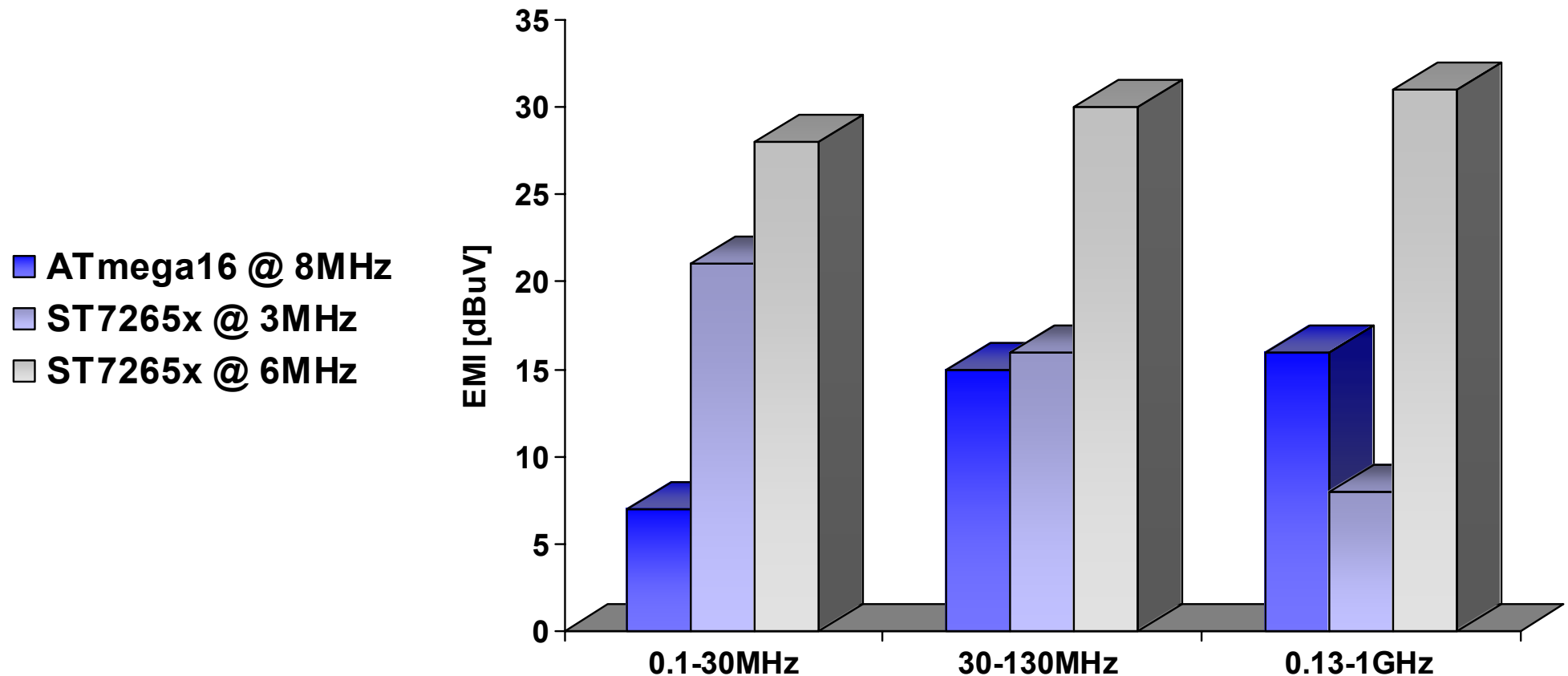
- **Wszystkie produkty muszą spełniać dyrektywy EMC:**
  - **Limity dla emitowanych zakłóceń**
  - **Odporność na pracę w środowisku zakłóceń**
  - **Normy są określone przez międzynarodowe standardy.**
- **Odporność na wyładowania elektrostatyczne 4KV ESD (HBM)**
  - **Większość starszych i wszystkie nowe AVRy są odporne na wyładowania elektrostatyczne  $\geq 4KV$ ,**
  - **Pełna odporność bez elementów zewnętrznych**
- **Dane dotyczące kompatybilności elektrycznej dla AVRów dostępne na zapytanie**

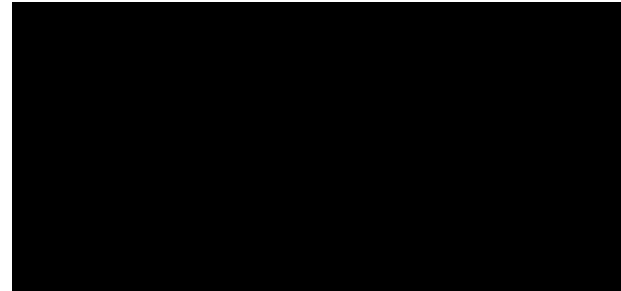


ESD - Human Body Model (KV)



## EMI - Radiated Emission (dBuV)





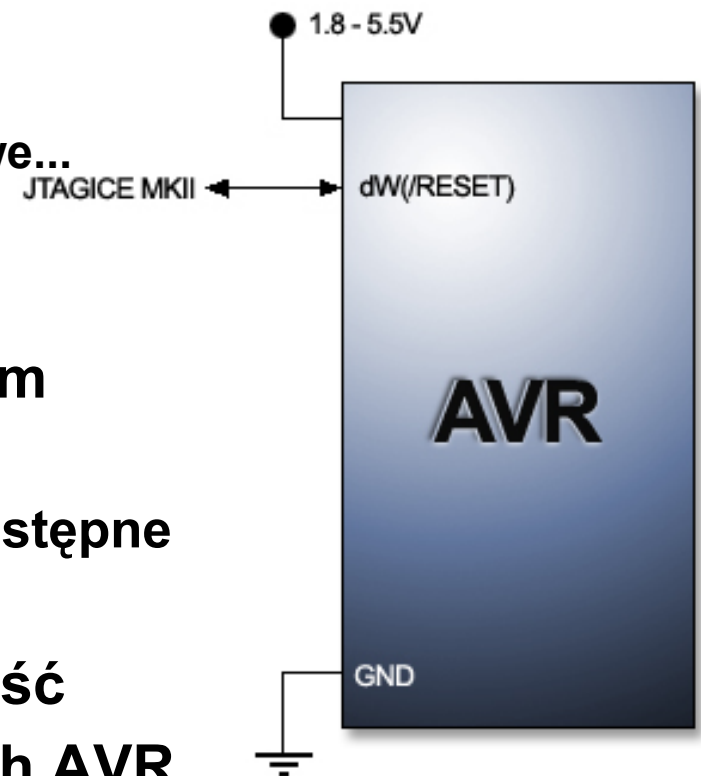
# NOWOŚCI



- Kluczowe elementy
  - śpiący BOD (Brown Out Detector)
  - zasilanie 1.8V
  - ulepszony oscylator kwarcowy 32kHz
  - zminimalizowany prąd upływności
  - odłączanie układów cyfrowych na wejściach analogowych
  - odłączanie niewykorzystanych peryferii
  - bramkowanie sygnału zegarowego
  - próbkowany odczyt pamięci Flash
- Technologia picoPower oznacza redukcję zużycia mocy nawet o 50%
- Funkcjonalnie kompatybilne z układami nie-picoPower
- Obecnie najbardziej „energoshzczędna” technologia wśród mikrokontrolerów



- **Debugowanie w systemie za pomocą jedнопrzewodowego interfejsu**
  - **Kontrola wykonywanego programu**  
start, praca krokowa, pułapki programowe...
  - **Dostęp do pamięci EEPROM i Flash**
  - **Dostęp do rejestrów mikrokontrolera**
- **debugWIRE jest zintegrowanym modułem**
  - **Nie jest to układ typu „ROM monitor”**
  - **Wszystkie funkcje mikrokontrolera są dostępne podczas użycia debugWIRE**
- **Dowolne napięcie zasilania i częstotliwość**
- **Funkcja dostępna we wszystkich nowych AVR do 16K pamięci FLASH (+ mega168)**
  - **Aktualnie: ATtiny13, ATtiny2313, ATmega48/88/168, ATtiny24/44/84, ATtiny25/45/85 i ATtiny461/861**



- **Interfejs debugWIRE jest odblokowywany przez fuse-bit DWEN**
  - **Ustawiany via ISP lub programowanie wysokonapięciowe**
  - **DWEN może być kasowany przez debugWIRE lub także przez programowanie wysokonapięciowe**
- **Domyślnie interfejs debugWIRE jest nieaktywny**
  - **Wymagane podłączenie zegara we wszystkich trybach (także w „sleep mode”)**
  - **Niemożliwe włączenie funkcji PowerSave/PowerDown podczas gdy bit DWEN jest ustawiony**

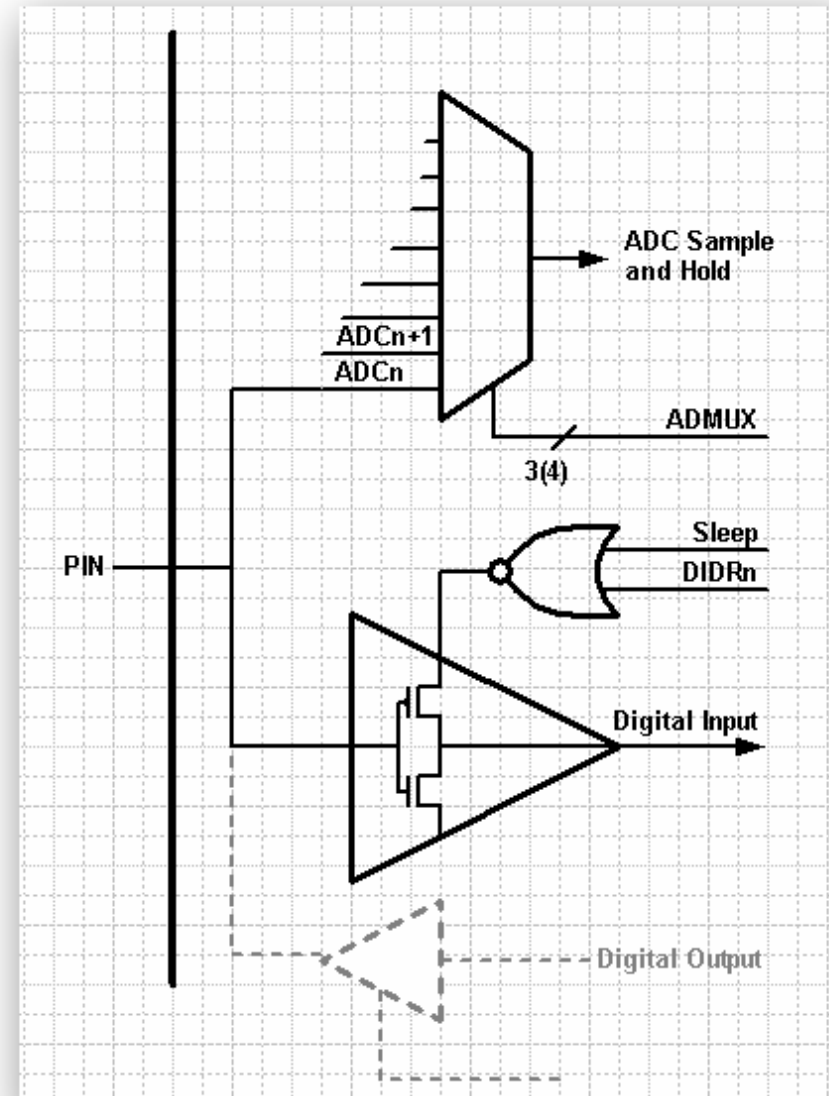
- **Oscylator kwarcowy**
  - **Niski pobór mocy**
  - **Oscylator dowolnej częstotliwości**
- **Wewnętrzny oscylator RC**
  - **Możliwość kalibracji z dokładnością  $\pm 1\%$**
- **Taktowanie zewnętrznym zegarem**
  
- **Wewnętrzny dzielnik sygnału zegarowego**
  - **Możliwość zmniejszenia częstotliwości systemu podczas wykonywania programu**
    - Zmniejszenie poboru mocy w stanie czuwania**
  - **Dzielnik kontrolowany w aplikacji podczas wykonywania programu**

- **Tradycyjny WDT resetuje układ**
  - **Możliwość ustawiania parametrów pracy przez aplikację**
- **Nowe AVR mają dodatkowe przerwanie od licznika WDT**
  - **Możliwość pomiaru czasu bez dodatkowych kosztów**  
Wykorzystywane do wybudzenia ze stanów uśpienia itp..
- **WDT posiada niezależny oscylator RC**
- **Możliwość uaktywniania WDT przez porty lub fuse-bity**
  - **Odpowiednia sekwencja zmian może uaktywniać lub zmieniać parametry pracy WDT**
  - **Bezpieczne włączanie WDT przez fuse-bit WDTON**



- **Możliwość odcięcia peryferii od sygnału zegarowego**
  - Układy peryferyjne mogą być wyłączone podczas gdy mikrokontroler pracuje normalnie
  - Redukcja poboru mocy
- **Rejestr PRR jest w pełni dostępny podczas pracy aplikacji**
- **Po zatrzymaniu zegara dla układu peryferyjnego...**
  - Układ peryferyjny pozostaje w stanie „zamrożenia”
  - Wszelkie rejestry WE/WY są niedostępne
- **Po restarcie modułu...**
  - Kontynuuje pracę w stanie w którym był przed wyłączeniem

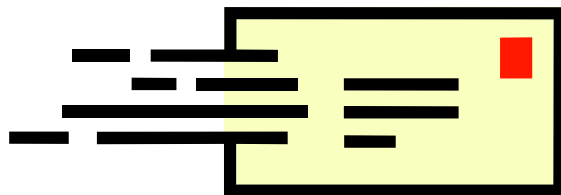
- **Odlączenie cyfrowej części portów**
  - W przypadku pracy jako wejście analogowe (ADC, komparator)
- **DIDR zmniejsza sumaryczny pobór mocy**
  - Możliwość wyłączenia buforów wejściowych dla indywidualnych wejść
- **Nie wymagane w trybach: Power-save, Power-Down i Standby**
  - Część cyfrowa odłączana jest automatycznie przez sprzęt



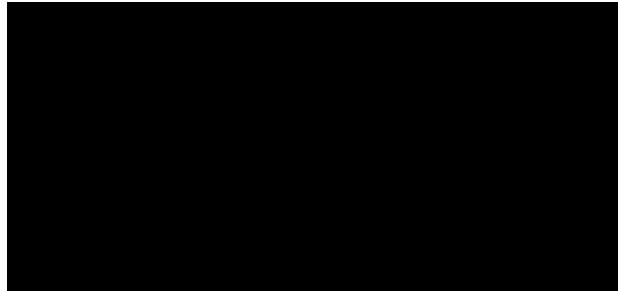
- **Rejestr PINx steruje zmianami stanów na porcie PORTx**
  - **Wpisanie "1" na odpowiednim polu rejestru PINx zmieni stan wyjściowy odpowiedniego wyjścia portu x**
- **Szybszy dostęp do portów**
  - **Zmiana w kolejnych dwóch taktach zegara**
  - **Zmiana stanu wielu wyjść za pomocą jednego rozkazu**

- **Rożnorodne rejestry**
  - **Zmienne bitowe**
  - **Zmienne globalne**
  - **Flagi statusu**
  - **...**
- **Do trzech rejestrów dla danego urządzenia peryferyjnego**
- **Szybki dostęp za pomocą rozkazów SBI, CBI, SBIS i SBIC**

- **Równoczesne kasowanie z zapisem – oszczędność czasu**
  - Zapis i kasowanie zawartości jednego bajtu równocześnie
  
- **Możliwość „wstępnego kasowania” danych w pamięci**
  - Szybsze otrzymanie przerwania



Exe. Time	Operation
3.4 ms	Erase and Write in one operation
1.8 ms	Erase only
1.8 ms	Write only



**KONIEC**

